

1. 目的

現在、機械工学の分野で扱う「機械」と言われるもので、電気および電子機器を全く使っていない物は、特殊な製品を除き、ほぼ皆無といえる。身の回りを見渡せば、窓から見える自動車や頭の上を着陸していく航空機、テレビで見るヒューマノイド・ロボットなど高度な機械はもちろん、夕飯の準備に使う炊飯器でさえもマイコンなどを用いたメカトロニクス製品へと進化している。

その背景には、近年の集積回路技術の向上があり、集積回路の登場が我々の電子工学へのアプローチを大きく変化させることとなった。具体的な例としては、電子工学の授業を習得していない、ましてやデジタル回路など一度も触ったことの無い機械工学科の学生が、学生実験としてデジタル回路を作成することが可能となったほどである！！

集積回路は機械技術者が電気・電子工学の高度な専門知識や経験を必要としないで、高性能の電子装置を短期間に低価格で製作することを可能にした。また、コンピュータの普及により機械にコンピュータを組み込むことはごく普通のこととなり、機械技術者がコンピュータを含めた電子技術を取り入れることは必須とされている。

具体的な例として自動車を挙げれば、自動車などは古くはクランク軸にコイルを取り付けてプラグの発火を得る程度の電気の利用であったが（バイクやレーシングカートなどはこのレベル）、現在では電気装飾品はもちろん、パワーユニットでさえも集積回路などを用いた電子装置を取り付け、空燃混合比やバルブタイミング、出力特性、点火タイミングおよび火花強さなどをコンピュータ制御するなどして、電子工学との融合を果たしている。

したがって、このような背景から機械・電子機械の学生や技術者が、デジタル IC を中心とする集積回路を用いた電子装置の設計・製作、コンピュータを組み込むことによる機械の智能化のためのインターフェースの設計・製作することは必須であり、デジタル回路の基礎技術を学習することは必要条件である。

今回の実験では、そのデジタル回路の基礎技術を学習するために、デジタル IC を用いたデジタル回路の基本的構成要素である各種論理回路の動作確認、それらを組み合わせた組合せ論理回路および JK フリップフロップを用いたカウンタ回路の作成を行う。

2. 基本事項

2.1 デジタル回路の信号と電流

デジタルとは、“数字”という意味であり、データを有限桁で表すことを意味する。二進数を使用し、“1”と“0”で表現される。それに対してアナログとは、もともと“相似物”という意味であるが、連続する物理量を用いて表すことを意味する。

したがって、電子回路において利用する電流・電圧は連続量であるので、デジタル回路といっても信号はアナログである。概念として、“1”と“0”は信号線の電圧がある電圧よりも高いか低いかによって決まる。

信号線の電圧がある電圧 V_H よりも高い状態を H (High) または H レベルといい、信号線の電圧がある電圧 V_L よりも低い状態を L (Low) または L レベルという。ただし、H レベルと L レベルの間には、H でも L でもない状態が存在することになる。

信号電圧レベルには主に以下の 2 通りのレベルが用いられる。

(1) TTL レベル

図 1 は、一般的な TTL の入出力電圧の関係を示したものである。左側が入力、右側が出力である。

TTL では、入力電圧 2.0V 以上を H、0.8V 以下を L と認識する。また、出力が H のとき出力電圧は 2.4V 以上、L のときは 0.4V 以下になることが保証される。

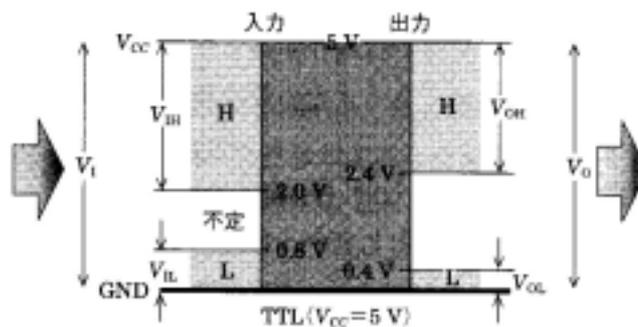


図1 TTLレベル³⁾

$$V_{IH} = 2.0V \text{ (以上)}, V_{OH} = 2.4V \text{ (以上)}$$

$$V_{IL} = 2.0V \text{ (以上)}, V_{OL} = 2.4V \text{ (以上)}$$

ただし、入力電圧が 0.8 ~ 2.0V の間は、どう認識されるかは不定であり、どのように判断するかはデバイスによって異なる。例えば、入力電圧が 1.9V を L とする IC や 0.9V を H とする IC であっても、この二つは共に TTL の条件を満たしている。

(2) C-MOS レベル

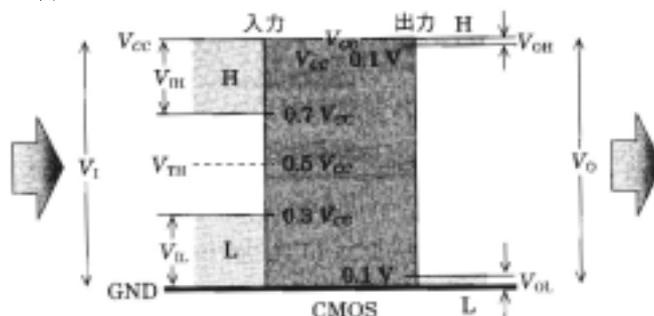


図2 C-MOS レベルの例³⁾

TTL の電源電圧は $5V \pm 5\%$ (N, LS タイプなど*) または $5V \pm 10\%$ (ALS, F タイプなど*) である。これに対して、C-MOS の場合には電源電圧の範囲が広い。そのため、C-MOS の入力電圧は TTL のように一種類の値に決められているわけではなく、電源電圧 V_{CC} を基準にして決められている。C-MOS レベルの例を図2に示す。

DC 特性では、電源電圧 V_{CC} を 2.0V, 4.5V, 6.0V とした時の値が示されている。 $V_{CC} = 4.5V$ あるいは 6.0V では、 $V_{IH} = 0.7 \times V_{CC}$, $V_{IL} = 0.3 \times V_{CC}$ となっている場合が多い。推奨動作条件の下限である $V_{CC} = 2.0V$ では、もう少し条件が厳しくなっている。

C-MOS では V_{OH} はほぼ V_{CC} に等しく、 V_{OL} はほぼ GND に等しい。電源電圧のほぼ 1/2 のところを境にして、出力の H と L が反転する急峻な特性を持っている。この電圧をスレッショルド電圧 V_{TH} と呼ぶ。 V_{TH} は規格として決まっておらず、通常はデータシートに記載されていないが、 $V_{TH} = 0.5V_{CC}$ としてデザインされていることが多い。³⁾

表1 デジタル IC の電源電圧と端子記号¹⁾

ICの種類		電源電圧	⊕極	アース	⊖極
TTL	74LSシリーズ	5V (±0.25V)	V_{CC}	GND	
C-MOS	4000B/4500Bシリーズ	3~18V	V_{DD}	V_{SS}	(V_{EX})
	74HC(74AC)シリーズ	2~6V	V_{CC}	GND	(V_{EX})

表 1 に主なデジタル IC の電源電圧と端子記号を示す。

従来からの標準 C-MOS の 4000B/4500B シリーズ IC は電源電圧が 3 ~ 18V の広い範囲で使用できる。改良された高速 C-MOS の 74HC シリーズは TTL と互換性を考慮して作られたもので、現在は TTL の LS シリーズとともに 74 シリーズ**を構成する IC であり、電源端子名も V_{CC} で同一である。74HC シリーズは電源電圧が 2V から動作し、消費電力も極めて小さいので、電池駆動の回路には最適である。ただし、電源電圧を低くすると、動作速度は遅くなる傾向がある。

C-MOS においても実際は 5V の電源がよく利用されていることから、デジタル IC の実験のためには 5V の定電圧電源があればよい。

参考

(*) ファミリタイプ

ファミリタイプは、電源電圧・信号電圧、ドライブ能力（出力電流）、スイッチング特性（伝搬遅延時間）、消費電流などの電気的特性の違いを表す。

それぞれのファミリのドライブ能力と伝搬遅延時間を図 3 に示す。

<例>

◇ 5V 系ロジック、バイポーラ

- N (Normal)

最も初期のタイプ。単に TTL や STD (スタンダード) と呼ばれることもある。

- S (Schottky)

初期の高速・高ドライブタイプであるが、消費電流が非常に大きく、現在では使用されていない。

- LS (Low-power Schottky)

STD タイプを高速・低消費電力にしたタイプである。かつては最も一般的に用いられていた。

- ALS (Advanced Low-power Schottky)

LS タイプをさらに高速・低消費電力にしたタイプである。LS の後継型であったが、消費電力の圧倒的に小さい HC の登場で、普及することは無かった。

- F (Fast)

S タイプを高速・低消費電力にしたタイプである。

◇ 5V 系ロジック、C-MOS

- HC/HCT (High-speed C-MOS)

標準的な 5V C-MOS ロジックであり、HC は入力電圧が C-MOS レベル、HCT は TTL レベルとなっている。出力電圧はともに C-MOS レベルである。

- AC/ACT (Advanced C-MOS)

HC タイプをより高速・高ドライブにしたタイプである。AC は入力電圧が C-MOS レベル、ACT が TTL レベルとなっている。出力電圧はともに C-MOS レベルである。

(**) 74 シリーズ

“74” はもともと、使用できる温度範囲を表す記号である。74 は commercial、すなわち民生品であることを示す。標準ロジックを“74 シリーズ”と呼ぶのはここからきている。また、54 は military、すなわち軍用規格品であることを示す。54 シリーズは、74 シリーズより広い温度範囲で使用できる。

実際に何 で使用できるかは、出遺贈メーカーや IC の種類によって異なっている。

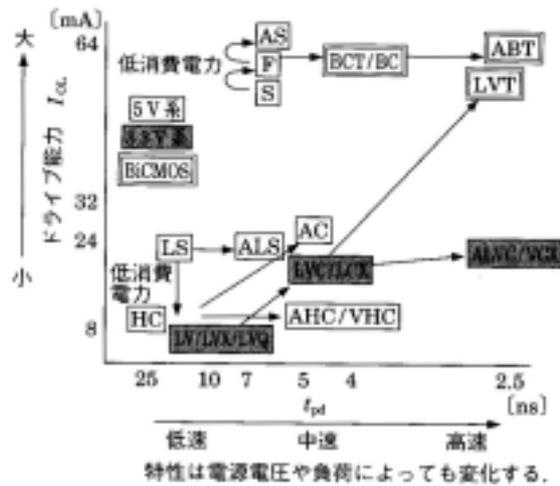


図3 ドライブ能力と伝搬遅延時間³⁾

2.2 ゲート回路

2.2.1 論理レベルと電圧

図4にスイッチによる論理回路の例を示す。スイッチがOFFのとき、電流 $I=0$ のために抵抗 R による電圧降下は無く、出力 X は電源電圧 V_{CC} に等しい $+5V$ となる。次にスイッチをONにすると、出力 X は、アース電圧に等しい $0V$ となる。

Hを“1”に、Lを“0”に割り当てることを正論理、Hを“0”に、Lを“1”に割り当てることを負論理という。表2に正論理・負論理の対応表を示す。

今回のレポートでは特に断らない限り、正論理の表現の用いることとする。

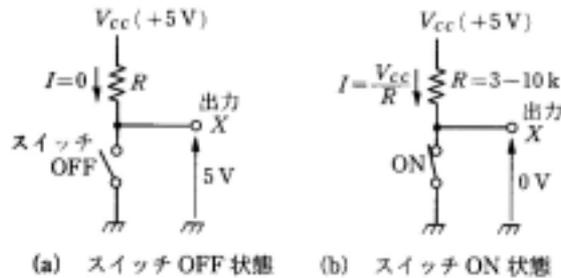


図4 スイッチによる論理回路

表2a 正論理

電圧	0V	5V
レベル	L	H
論理	0	1

表2b 負論理

電圧	0V	5V
レベル	L	H
論理	1	0

2.2.2 基本ゲート回路

2進数の0と1を対象とした論理演算を代数の演算式で表したものがブール代数であり、ブール代数の論理演算を行う回路としては、以下に示すAND(論理積)、OR(論理和)およびNOT(否定)が基本である。入力と出力の論理関係を式に表したものを論理式といい、表にして示したものを真理値表という。ただし、ブール代数で扱う変数の“0”、“1”は量を表すのではなく、「真」、「偽」を表す単なる記号である。

(1) AND (論理積)

AND (論理積) の回路図とベン図, 真理値表を図 5 に示す . AND 回路は , 複数の入力が共に “ 1 ” のときに出力が “ 1 ” となる . また , 論理式では $X = A \cdot B$ と表現する .

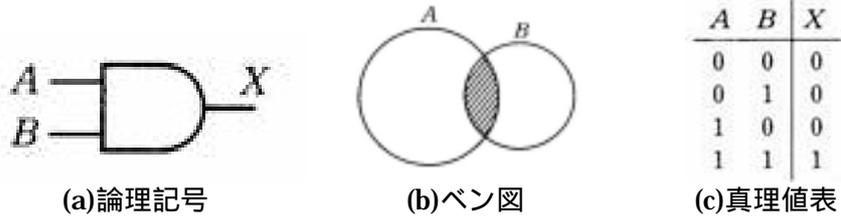


図 5 AND

(2) OR (論理和)

OR (論理和) の回路図とベン図, 真理値表を図 6 に示す . OR 回路は , 入力の中でひとつでも “ 1 ” があれば出力は “ 1 ” になる . また , 論理式では $X = A + B$ と表現する .

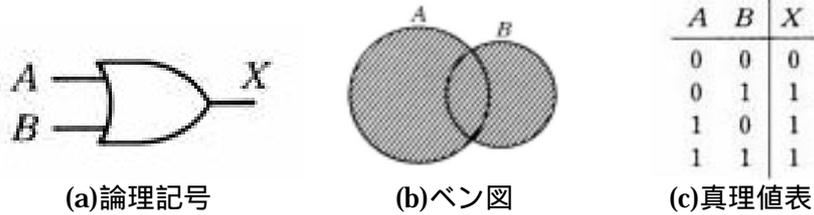


図 6 OR

(3) NOT・インバータ (否定)

NOT (否定) の回路図とベン図, 真理値表を図 7 に示す . NOT 回路は , 常に入力と反対の論理レベルを出力する . すなわち , 入力が “ 1 ” のとき出力は “ 0 ” , 入力が “ 0 ” のとき出力は “ 1 ” となる . また , 論理式では $X = \bar{A}$ と表現する .

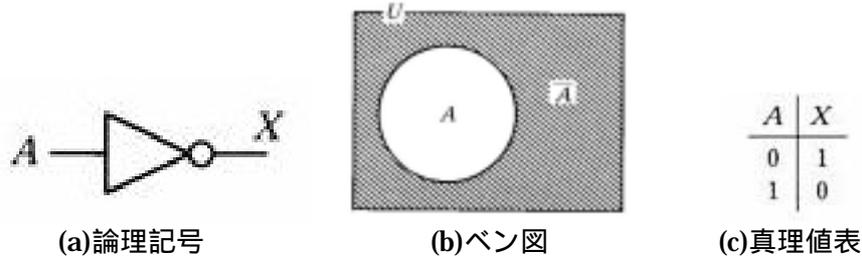


図 7 NOT

ところで 論理記号は MIL 規格により記号のサイズが決まっており , 図 8 の通りである .

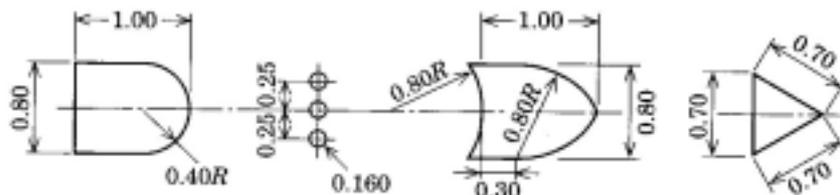
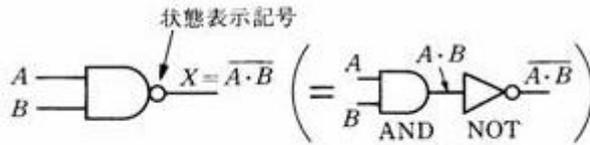


図 8 MIL 記号のサイズ³⁾

2.2.3 その他のゲート回路

(1) NAND

図9にNANDゲートの論理記号と真理値表を示す。NANDゲートはNOT-AND,つまりAND出力を否定(NOT)したものであり,論理式は入力を A, B とすると,論理積 $A \cdot B$ を否定することから $X = \overline{A \cdot B}$ で表される。すなわち,NANDゲートでは入力が共に“1”のとき,出力が“0”となる。



(a) 論理記号

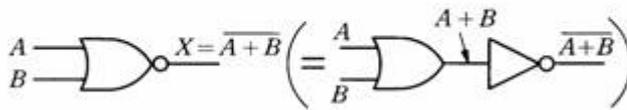
入 力		出 力
A	B	$X = \overline{A \cdot B}$
0	0	1
0	1	1
1	0	1
1	1	0

(b) 真理値表

図9 NANDゲート¹⁾

(2) NOR

図10にNORゲートの論理記号と真理値表を示す。NORゲートはNOT-OR,つまりOR出力を否定(NOT)したものであり,論理式は入力を A, B とすると, $X = \overline{A + B}$ で表される。すなわち,NORゲートでは入力に1つでも“1”があれば出力は“0”となる。



(a) 論理記号

入 力		出 力
A	B	$X = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

(b) 真理値表

図10 NORゲート¹⁾

2.2.4 NANDゲートおよびNORゲートによる等価回路

2.2.3節で述べたNANDおよびNORは,この回路だけですべての回路を説明することができる。

論理定理のド・モルガンの定理より,

$$\overline{A \cdot B} = \overline{A} + \overline{B} \quad (1)$$

$$\overline{A + B} = \overline{A} \cdot \overline{B} \quad (2)$$

したがって,式(1)および式(2)を論理記号で表すと,図11のようになる。

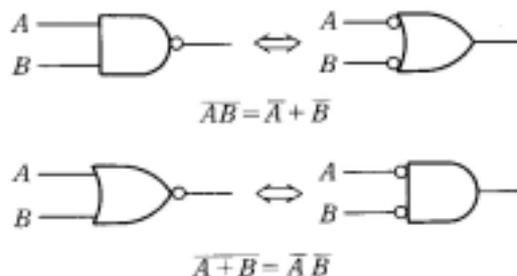


図11 ド・モルガンの定理

(1) NAND ゲートによる基本ゲート回路の作成

NAND ゲートのみを用いて, AND, OR および NOT のゲートの作成方法を示す.

図 9 (b)の真理値表より $A=B=0$ のとき $X=1$, $A=B=1$ のとき $X=0$ であるので, 図 12 の(a)のように組むことにより NOT ゲートが作成できる.

次に AND は, $A \cdot B = \overline{\overline{A \cdot B}}$ より図 12(b)のように NAND ゲートに NOT ゲートを組み合わせることで AND ゲートが作成できる.

OR は, ド・モルガンの定理を用いて,

$$A + B = \overline{\overline{A + B}} = \overline{\overline{A} \cdot \overline{B}}$$

と表現できるので, 図 12(c)のように NAND ゲートの入力側に A と B のそれぞれの背反を用いることによって OR ゲートを作成することができる.

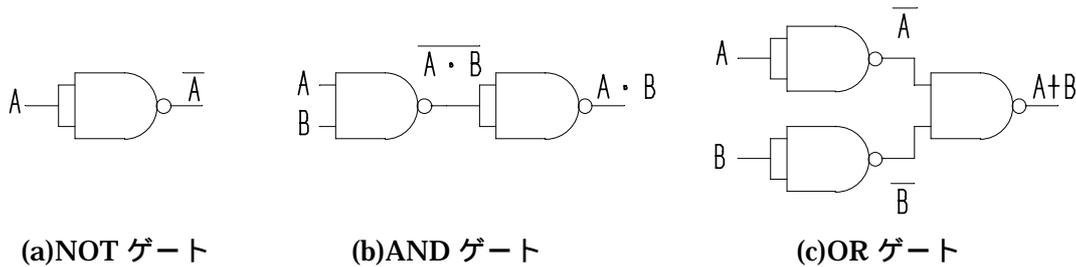


図 12 NAND ゲートによる等価回路

(2) NOR ゲートによる基本ゲート回路の作成

OR ゲートのみを用いて, AND, OR および NOT のゲートの作成方法を示す.

図 10(b)の真理値表より $A=B=0$ のとき $X=1$, $A=B=1$ のとき $X=0$ であるので, 図 13 の(a)のように組むことにより NOT ゲートが作成できる.

次に OR は, $A + B = \overline{\overline{A + B}}$ より図 13 (b)のように NOR ゲートに NOT ゲートを組み合わせることで OR ゲートが作成できる.

AND は, ド・モルガンの定理を用いて,

$$A \cdot B = \overline{\overline{A \cdot B}} = \overline{\overline{A} + \overline{B}}$$

と表現できるので, 図 13(c)のように NOR ゲートの入力側に A と B のそれぞれの背反を用いることによって AND ゲートを作成することができる.

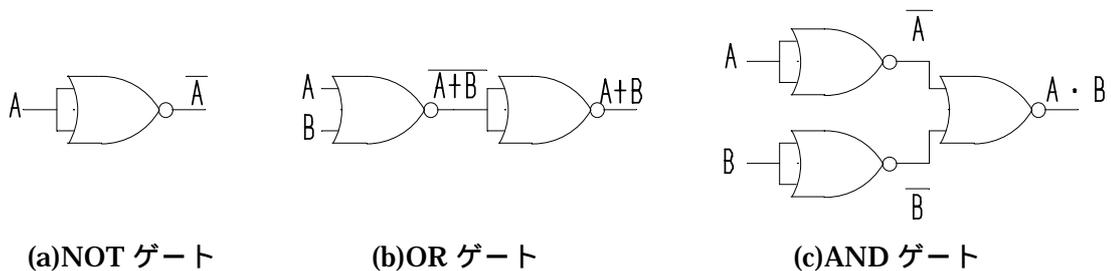


図 13 NOR ゲートによる等価回路

2 . 3 フリップフロップ

前節で述べた論理ゲートは, 入力信号が加わると同時に出力信号が現れる回路である. しかし, このような回路だけではコンピュータのようなシステムの要求を満たすことができない. そこで必要となってくるのが, 組合せ論理回路と順序論理回路など記憶能力を持った装置である. フリップフロップは, 2 つの出力 Q , \overline{Q} が外から与えられた入力条件によりど

ちらか一方が“1”であれば他方は“0”となる反転した信号を出し、次の新しい入力条件が与えられるまで、その状態を記憶保持する機能を持つ。

フリップフロップにはいくつか種類があり、その動作、役割も異なっている。ここでは、フリップフロップの原理と JK フリップフロップについての基本事項を記す。

2.3.1 フリップフロップの原理

フリップフロップは1つのフリップフロップで1ビットの情報を記憶できる。その基本回路は図14に示すように、2つのトランジスタ(半導体)をたすきがけにして構成される。図(a)はトランジスタで構成したものであり、(b),(c)はそれを NAND, NOR 素子にまとめたものである。なお、入力制御回路を目的に合うように変えることによって種々のフリップフロップを作ることができる。

図14の回路は対称であるが、電源投入時には特性の若干の違いから T_{r1} , T_{r2} のどちらかのトランジスタが ON で他方が OFF となる。いま、 T_{r1} が ON で T_{r2} が OFF のとき、 T_{r1} のベースに負のトリガ入力を印加すれば T_{r1} のベースは正電位 ($V_{BE1SAT} \approx 0.7[V]$) から急激に負電位 (V_{BE1OFF}) に落ち込み T_{r1} は OFF となる。この時、 T_{r1} のコレクタ電位は $+E_c$ 近くまで上がる。これが抵抗を通して T_{r2} のベース電位を $+V_{BE2SAT}$ まであげ、 T_{r2} を ON にする。すなわち、前の安定状態から次の安定状態へと移り静止する。以下、この状態で T_{r1} に入力を印加しても状態は変化しない。これが記憶作用を持つ原理である。また、 T_{r2} に入力を印加すれば再びもとの状態に戻る。一般に、コレクタ電位の H を 1, L を 0 に対応させて 2 値の状態として利用する。

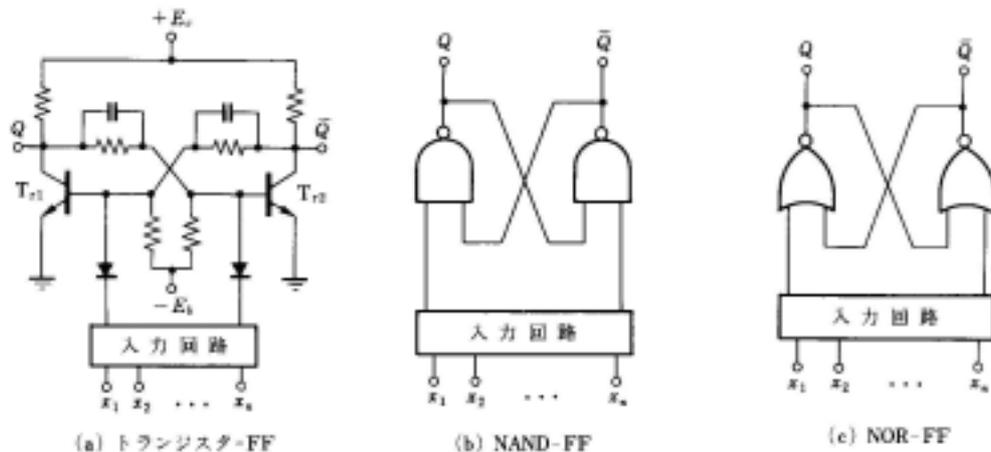


図14 フリップフロップ記憶素子⁴⁾

2.3.2 JK フリップフロップ

JK フリップフロップでは二つのデータ入力 J, K とクロック入力 CK を持った同期式フリップフロップである。JK フリップフロップを論理呼号で表した物が図15の(a)である。このフリップフロップの動作上の特徴は、端子 CK にクロックパルスが加わらない限り動作しないことである。動作を真理値表で示すと図(b)のようになる。J=1, K=1 で 2 進カウンタとなり、J=0, K=0 のときもとの状態を保持し続ける。真理値表により特性方程式を求めると、

$$Q_{n+1} = \overline{J_n} \cdot \overline{K_n} \cdot Q_n + J_n \cdot \overline{K_n} + J_n \cdot K_n \cdot \overline{Q_n}$$

$$= \overline{K_n} \cdot Q_n + J_n \cdot \overline{Q_n}$$

となる。

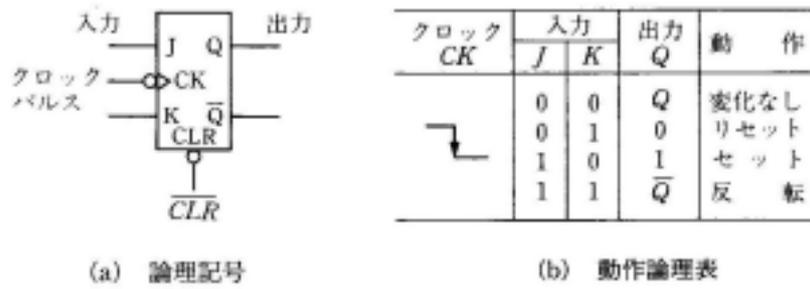


図 15 JK フリップフロップ¹⁾

また、TTL-IC では、マスタスレーブ型 JK フリップフロップがよく利用される。これはスイッチング動作を確実にするために考案されたものであり、図 16(a)にその回路構成を示す。

クロック (CK) が 0 から 1 に立ち上がると、スイッチ①が動作して J, K の入力情報がマスタ FF に入力され、その出力 Q_m , \bar{Q}_m が図 15(b)の真理値表にしたがって変化する。この間スイッチ②は閉じている。次のクロックが 1 から 0 に立ち下がるとスイッチ②が動作してマスタ FF の出力をスレーブ FF の入力として与え、スレーブ FF の出力が変化する。この間スイッチ①は閉じている。ゆえに、クロックのパルス幅の時間だけ JK 入力を保持しておけば正確に動作する。また、この回路のタイミングチャートを図 16(b)に示す。

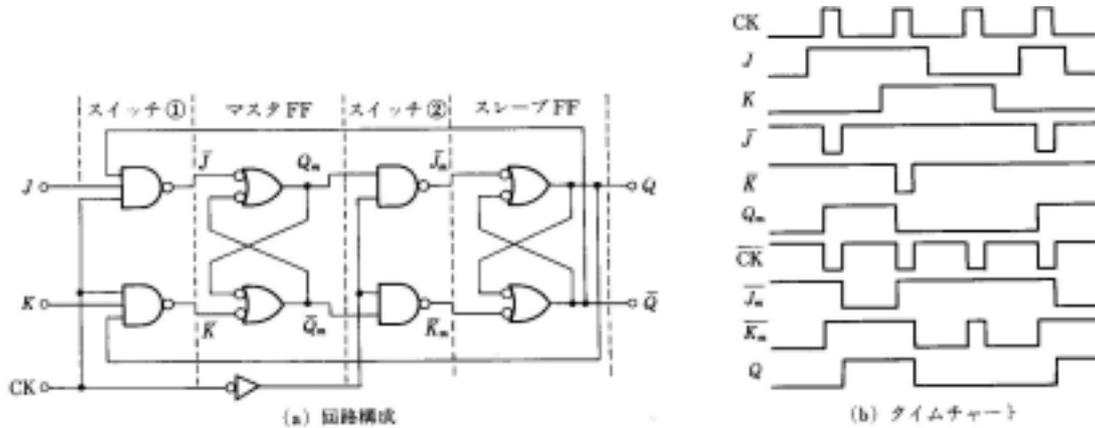


図 16 マスタスレーブ型 JK フリップフロップ⁴⁾

3 . 実験方法

3 . 1 実験装置

以下に今回の実験に必要な装置・部品の説明をする。

3 . 1 . 1 デジタル IC

本実験で使用するデジタル IC は全て DIP 型の TTL 素子である。DIP 型の IC は図 17 に示すようにプラスチックやセラミックのパッケージの両側に多数のピンが出た形をしており、このパッケージのなかに AND 回路や OR 回路などが収められている。ピン番号は図 17 に示したように、パッケージ上面の凹み、切り欠き、丸穴を目印として、反時計回りに順番に付けられている。大抵の場合、最後のピンがプラス電源用のピン (Vcc) には + 5 V を印加し、GND はアースに接続する。

TTL 素子としては、さまざまな機能を持った IC が多数市販されているが、本実験では最も代表的な SN74 シリーズを使用する。これは図 18 に示した NAND 回路 4 個を 1 パッケージに納めた SN7400 という IC から始まる一連の型番号を持った素子群である。ちなみに、図 19 には、本実験で使用する TTL ゲート IC のピン配置図をまとめて示した。

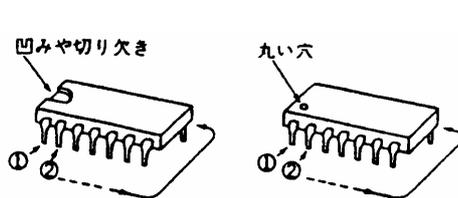


図 17 DIP 型 IC のピン配置図

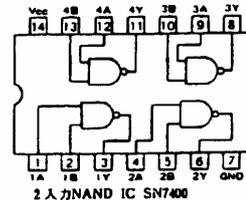


図 18 SN7400 のピン配置図

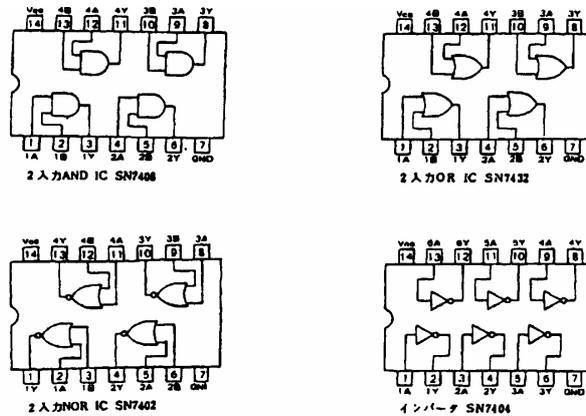


図 19 TTL ゲートの IC ピン配置

3 . 1 . 2 抵抗

抵抗器は大きく分けて、固定抵抗器と可変抵抗器に分類される。また、使用している材料により炭素系と金属系にも分類される。

今回用いる抵抗器は炭素皮膜抵抗器である。このタイプは最も一般的で安価な抵抗値である。精度は $\pm 5\%$ のものが多く、定格電力としては $1/8$ 、 $1/4$ 、 $1/2$ などが主流である。

この実験では、抵抗値の異なる 2 種類の抵抗を使うが、現在普通に使われている抵抗では、色の帯によって抵抗値が表示されている。その読み方は図 21 の通りである。



図 20 炭素皮膜抵抗器

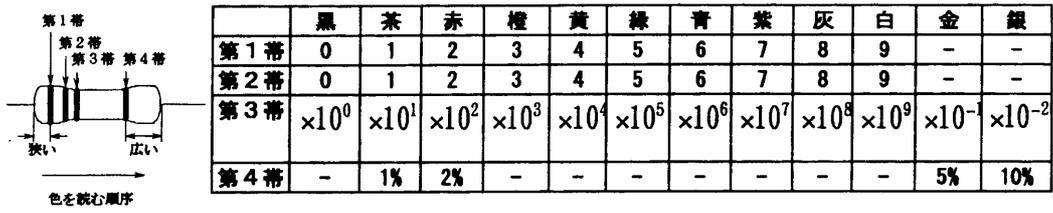


図 21 抵抗のカラーコード

3.1.3 発光ダイオード

ダイオードとは電流を片方向のみ流す半導体部品である。半導体の材料としてはシリコン（珪素）が多いが、他にゲルマニウム、セレンなどもある。ダイオードの用途としては電源装置での交流電流を直流電流にする整流器としての用途、ラジオの高周波から信号を取り出す検波用、電流のON/OFFを制御するスイッチング用途等、非常に広範囲に使用される。回路記号は  である。

今回使用するのはダイオードの中でも、発光ダイオード（LED）である。発光ダイオードの極性は、リード線の長い方がアノード側、短い方がカソード側あり、アノード側からカソード側に電流が流れた時のみ発行するものである。

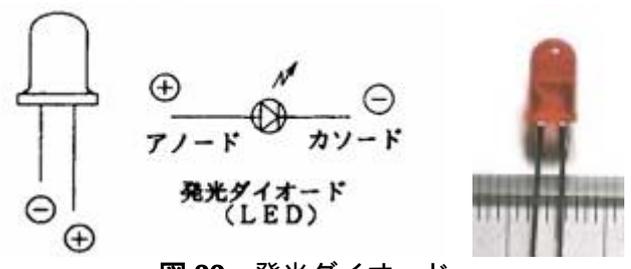


図 22 発光ダイオード

3.1.4 入出力回路

実験に用いる入力回路、出力回路をそれぞれ図 23、図 24 に示す。

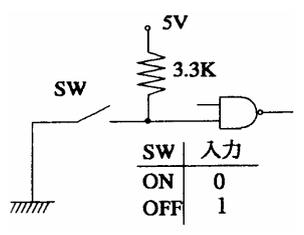


図 23 入力回路

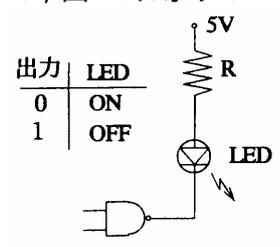


図 24 出力確認用回路

3.1.5 パルス発生回路

一般に、押しボタンスイッチやリミットスイッチのような機械的接点のあるスイッチでは、接点においてバタツキといわれる現象がおきる。これは、操作ボタンの接点を働かせたとき、はね返りや不安定な接触のため、相手側接点に接触してから、ごく短い時間において接点がばたついて、確実な接続がなされないことによるものである。

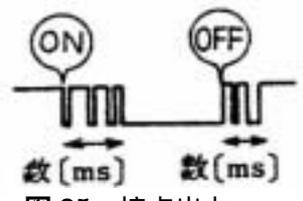


図 25 接点出力

そのため、接点を接続して ON, OFF としたとき、バタツキが発生し、図 25 のような接点出力が出てしまう。カウンタなどではこのバタツキも計数してしまうため、一度の操作で

複数回カウントしてしまうことになる。

このような現象を一般にはチャタリングと呼ばれているが、チャタリングの影響を取り除くために図 26 のようなフリップフロップを用いた回路を利用する。フリップフロップは図 27 のような動作をしてチャタリングをなくす働きをする。

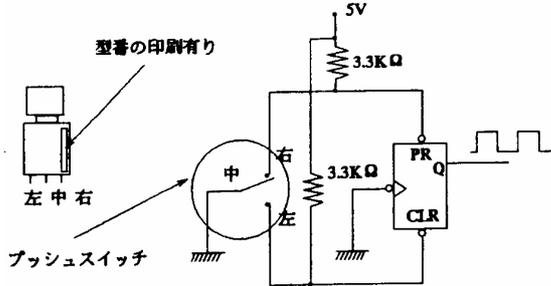


図 26 パルスの入力回路

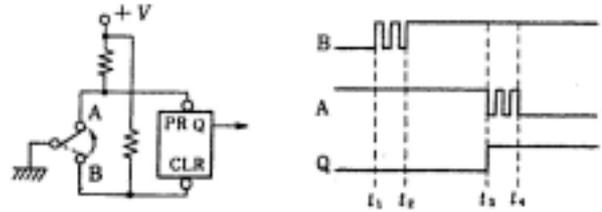


図 27 チャタリング抑制

3.1.6 フリップフロップ

本実験では、最も一般的な JK フリップフロップを取り扱う。JK フリップフロップは簡単な操作で他の型のフリップフロップに変換できるからである。図 28 に JK フリップフロップの真理値表を、図 29 には JK フリップフロップを 2 個収めた SN7476 のピン配置図を示す。

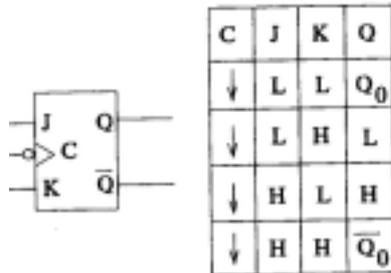


図 28 JK フリップフロップ

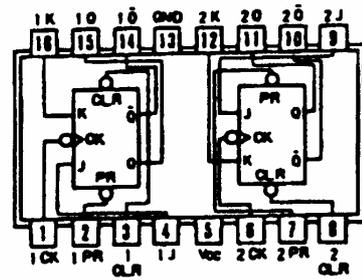


図 29 SN7476 のピン配置図

3.2 実験内容

実験は以下の 3 項目について行う。

- 実験 1 ; NOR 回路の動作確認
- 実験 2 ; 組合せ論理回路の実験
- 実験 3 ; フリップフロップに関する実験

3.2.1 [実験 1] NOR 回路の動作確認

NOR 回路にスイッチおよび発光ダイオードを取り付け、動作を確認する。

3.2.2 [実験 2] 組合せ回路の実験

図 30 において、 S_1 、 S_2 および S_3 のうちどれか 2 個以上が ON になったとき、発光ダイオード (LED) が点灯する回路を構成する。

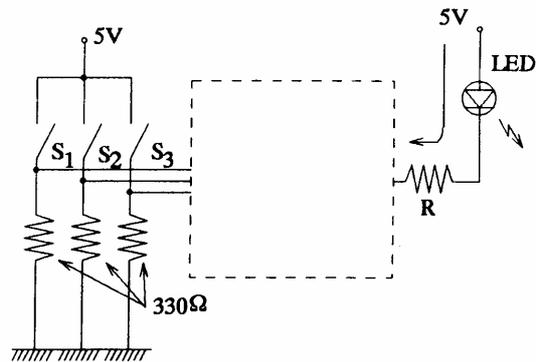


図 30 実験 2 の回路

3.2.3 [実験3] フリップフロップに関する実験

この実験では、フリップフロップを2段組み合わせて、2 bit のカウンタ回路を作成する。

一段目には入力電圧のバタツキを抑えるためのパルス入力回路を組み、2段目には図 31 のような T フリップフロップ回路を組む。

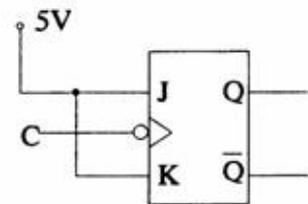


図 31 T フリップフロップ

4. 結果と考察

4.1 実験 1 ; NOR 回路の動作確認

4.1.1 構成回路

図 32 に実験 1 の回路図を示す。

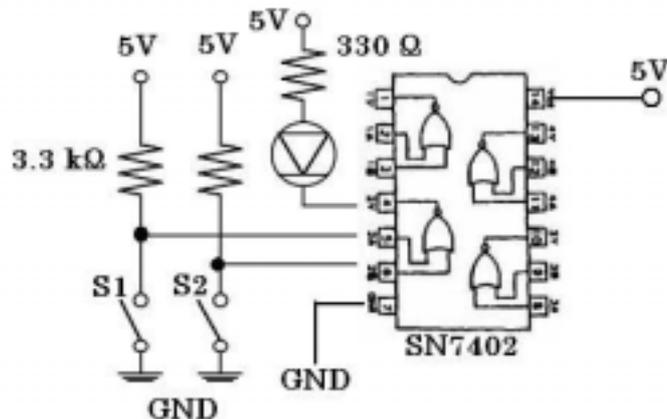


図 32 実験 1 の電気回路

4.1.2 動作予測

図 32 より、スイッチが ON のとき IC の入力電圧は L、OFF のとき H である。

また、LED は NOR 回路の出力が H、つまり 5V のときは電位差が発生しないため発光せず、NOR 回路の出力が L、つまり 0V のとき、その電位差によりアノード側からカソード側に電流が流れるので LED が点灯する。

これらの電気回路的真理と 2.2.3 節の図 10 に示す NOR 回路の真理を組み合わせた実験 1 の回路の動作予想表を表 3 に示す。

表3 実験1の動作予想表

S ₁	S ₂	入力 A	入力 B	出力 X	LED
ON	ON	0	0	1	×
ON	OFF	0	1	0	点灯
OFF	ON	1	0	0	点灯
OFF	OFF	1	1	0	点灯

表3に示したように、この回路では2つのスイッチが両方ともONのときのみLEDは光らず、それ以外では点灯することが予想できる。

4.1.3 結果

実験により表3で予想した結果が得られた。

4.2 実験2；組合せ回路

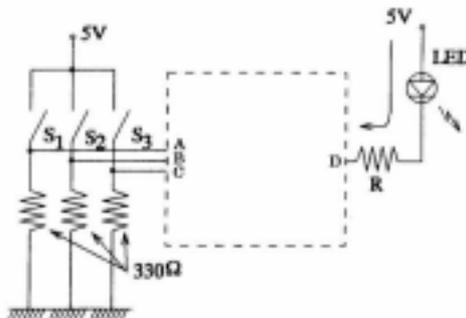


図30 実験2の回路

4.2.1 ゲート回路の設計

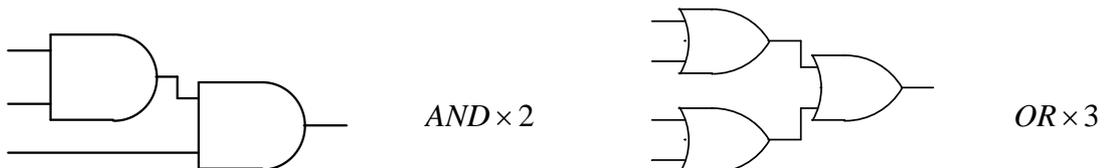
「S₁, S₂およびS₃のうちどれか2個以上がONになったとき、発光ダイオード(LED)が点灯する」という命題に対して、論理式は

$$D = \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} + A \cdot B \cdot C \quad (3)$$

である。式(3)を回路にすると、 $\bar{A} \cdot B \cdot C$, $A \cdot \bar{B} \cdot C$, $A \cdot B \cdot \bar{C}$ の回路は、



$A \cdot B \cdot C$ の回路と4論理の論理和は、それぞれ次通りである。



したがって、式(3)の論理式を構成するために必要なゲート回路の総数は、表4にも示すように、

$$(AND \times 2 + NOT \times 1) \times 3 + AND \times 2 + OR \times 3 = AND \times 8 + OR \times 3 + NOT \times 3 = 14$$

である。

表4 式(3)のゲート回路個数

AND	OR	NOT	合計
8	3	3	14

一方、式(3)は論理公式を用いると次のように簡略化できる。

$$\begin{aligned}
 D &= \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} + A \cdot B \cdot C \\
 &= \bar{A} \cdot B \cdot C + A \cdot \bar{B} \cdot C + A \cdot B \cdot \bar{C} + A \cdot B \cdot C + A \cdot B \cdot C + A \cdot B \cdot C \\
 &= (\bar{A} + A) \cdot B \cdot C + A \cdot (\bar{B} + B) \cdot C + A \cdot B \cdot (\bar{C} + C) \\
 &= A \cdot B + B \cdot C + A \cdot C \quad (4)
 \end{aligned}$$

式(4)に必要なゲート回路は、 $A \cdot B$ 、 $B \cdot C$ 、 $A \cdot C$ はそれぞれANDゲート1つ。さらに、3論理の論理和であるので、ORゲートが2つ。よって、式(4)では、ANDゲート3つ、ORゲート2つの計5つの論理ゲートで回路が構成できる。

表5 式(4)のゲート回路個数

AND	OR	合計
3	2	5

ゲート個数が多くなれば以下の点でデメリットがある。

- ◆ ゲートにかかる電圧がより多く必要
- ◆ ゲートや配線の数が増えるため、その分に抵抗が大きくなる
- ◆ スペースおよび熱的問題が厳しい
- ◆ システムのコストが上がる

このように、ゲートの数が増えるほどデメリットが大きくなる。そのため、回路の設計においては最も簡略化したゲート回路を選択・作成することが望ましい。

4.2.2 回路図

図33に実験2の構成回路を示す。また、ゲート回路組合せ部分のIC回路を図34に示す。

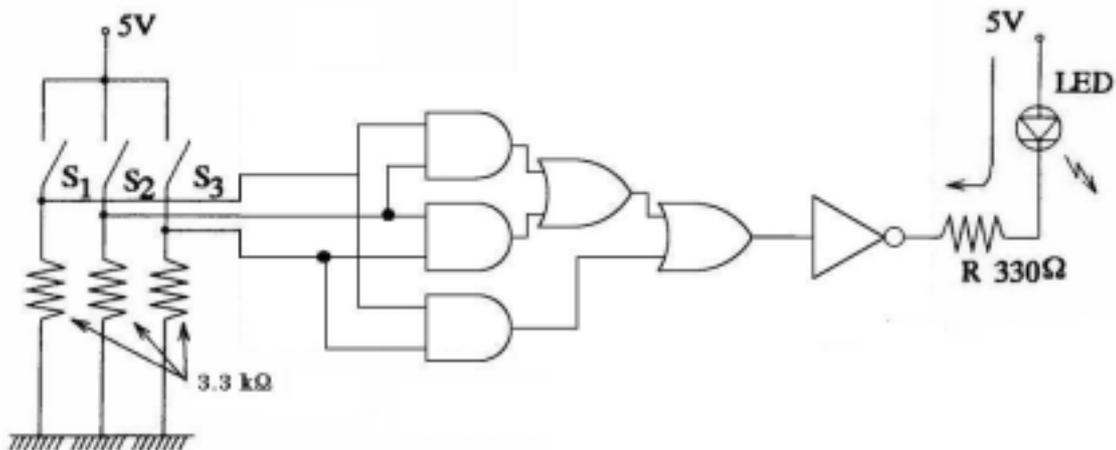


図33 実験2の構成回路

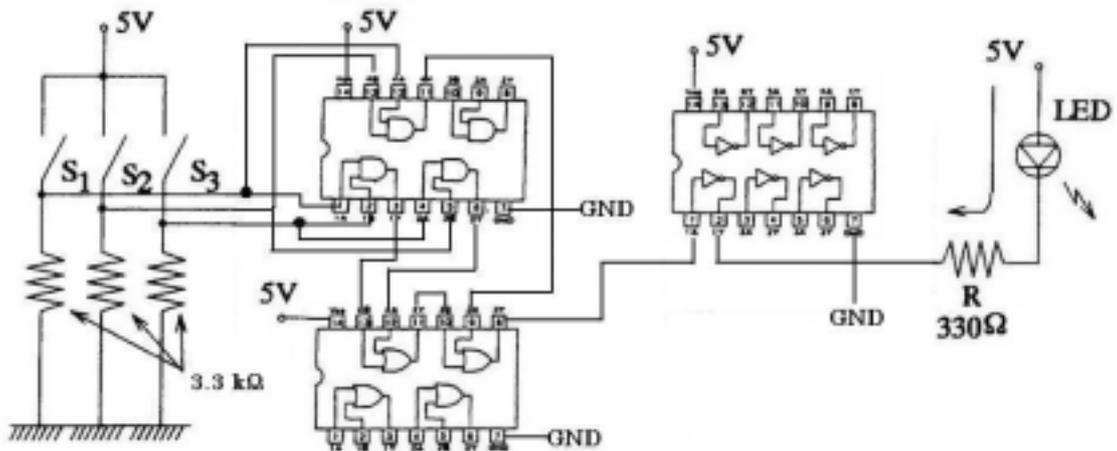


図 34 実験 2 の IC 回路

4.2.3 動作予想表

スイッチ S_1 , S_2 , S_3 をそれぞれ ON にすると電流は流れ、AND 回路の入力が H となる。また、LED は NOT 回路の出力が L のとき発光する。

したがって、この回路の動作予想は次の表 6 の通りである。

表 6 実験 2 の動作予想表

S_1	S_2	S_3	入力 A	入力 B	入力 C	出力 D	出力 \bar{D}	LED
OFF	OFF	OFF	0	0	0	0	1	×
OFF	OFF	ON	0	0	1	0	1	×
OFF	ON	OFF	0	1	0	0	1	×
OFF	ON	ON	0	1	1	1	0	点灯
ON	OFF	OFF	1	0	0	0	1	×
ON	OFF	ON	1	0	1	1	0	点灯
ON	ON	OFF	1	1	0	1	0	点灯
ON	ON	ON	1	1	1	1	0	点灯

4.2.4 結果

回路や配線が混雑し、IC やスイッチがボードから外れてしまうこともあったが、動作は確認でき、表 6 のように S_1 , S_2 および S_3 のうちどれか 2 個以上が ON になったとき、発光ダイオード (LED) が点灯した。

4.3 実験 3 ; カウンタ回路

複数個のフリップフロップで構成され、入力パルスの個数を数えて記憶する回路をカウンタといい、特に 2 進数に基づくカウンタを総称してバイナリカウンタという。カウンタはデジタル回路の代表的素子であり、周波数の分周、タイマなどにも使用されて非常に応用範囲が広い。実験 3 では、JK フリップフロップを 2 つ組み合わせて、2 bit のカウンタ回路を作成する。

図 35 に JK フリップフロップを用いた 2 段のカウンタの論理ダイアグラムとタイムチャートを記す。入力パルス波形が周期的な波形で、初期の出力は 0 の場合について示してあ

る。タイムチャートから分かるように初段の出力 Q_0 は入力パルスの周期の 2 倍、つまり $1/2$ 分周し、2 段目の出力 Q_1 はさらに Q_0 を $1/2$ 分周、つまり入力パルスに対しては $1/4$ 分周している。

このように、さらに 3 段、4 段、... と多段接続した場合は、それぞれのフリップフロップは前段の出力パルスを $1/2$ 分周し、この動作が次々とひろがっていくようにフリップフロップに伝わっていく。入力パルスで直接トリガされるのは初段だけであるので、この方式のカウンタ動作は入力パルスに同期しない「非同期式カウンタ」という。

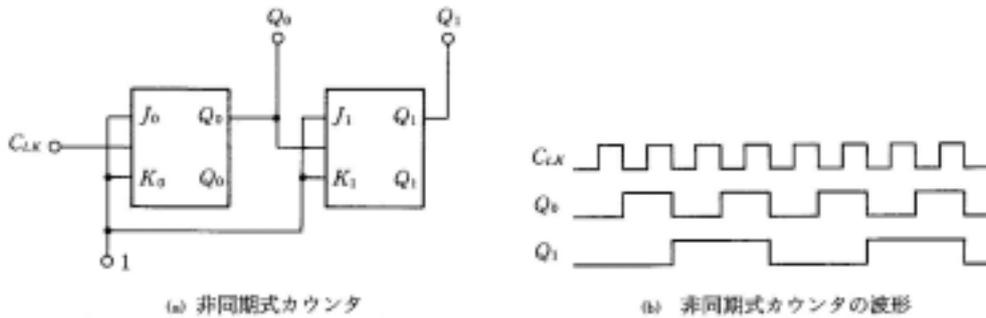


図 35 非同期式カウンタ²⁾

4.3.1 回路図

図 36 に JK フリップフロップを用いたカウンタ回路の回路図を示す。この回路は前述の図 26 の入力パルス回路に図 31 の T フリップフロップを組み合わせた回路である。

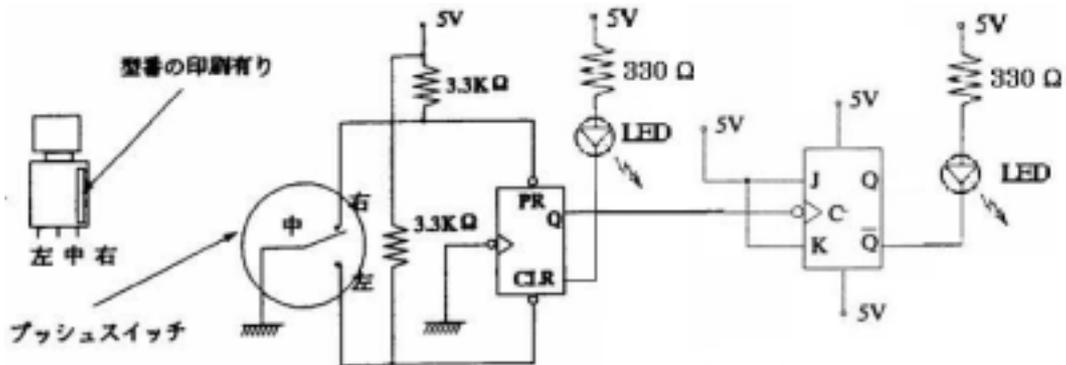


図 36 実験 3 の回路図

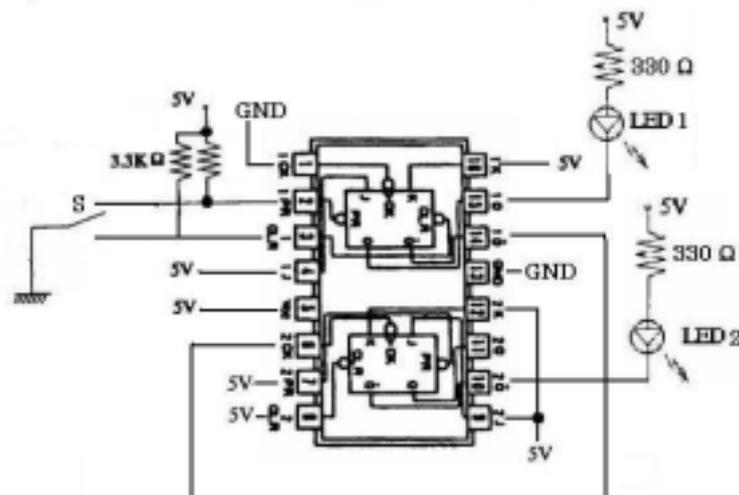


図 37 実験 3 の配線

4.3.2 結果

スイッチを切り替えるごとに、発光ダイオードが表7のように2進数を表示した。ただし、表7で“1”は点灯，“0”は消灯を示す。

表7 実験3の動作

スイッチ切換回数	LED2	LED1
0	0	0
1	0	1
2	1	0
3	1	1
4	0	0

4.4 多段によるカウンタ構成

前節でも述べたように、カウンタの段数を3段、4段、...と多段接続した場合は、それぞれのフリップフロップは前段の出力パルスを1/2分周し、この動作が次々とひろがっていくようにフリップフロップに伝わっていく。したがって、実験で作成したような非同期式カウンタでは後段に行くほど大きな遅れを生じるように伝搬していくので、フリップフロップの段数が多くなると、高速（高周波）で動作する回路には使用できない。

さらに、各フリップフロップの出力をゲート回路に通して信号とする場合、回路によっては図38のタイムチャートにも示すように同期のズレ（遅れ時間 t_p ）のためハザードと呼ばれる不要な細かいパルスが発生することがあり、デジタル回路において誤作動を起こす危険がある。

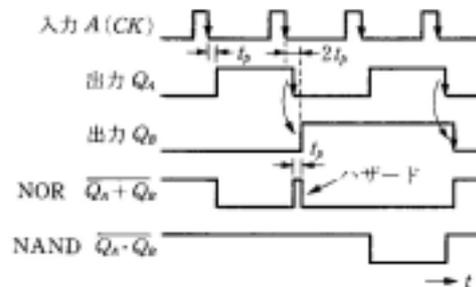


図38 非同期カウンタの動作遅れとハザードの発生¹⁾

その非同期式カウンタの欠点を解決するのが同期式カウンタ（並列カウンタ）で、すべてのフリップフロップのクロック端子を共通のクロックで一斉に制御できるようになっている。その結果、伝搬遅延時間はフリップフロップの段数に関係なく最も応答の遅いフリップフロップ1つ分の遅延で済む。ただし、同期型カウンタでもフリップフロップの段数が多くなるとクロックのファンアウト数（1つのIC出力で駆動可能な負荷IC数）が増え、クロック入力のインピーダンスが減少するので波形ひずみの原因となる。

図39に4ビット同期式並列カウンタの回路図とタイムチャートを示す。このカウンタ回路は前段出力のANDをとって次段のJ、K入力へ加えることによって同期をとっている。すなわち、前段出力がすべて“1”のとき（桁上がり前）においてのみ $J=K=1$ となり、クロックCKの立下がり（下降）で出力Qが反転する。このためクロックCKに対するカウンタ出力 $Q_A \sim Q_D$ のタイムチャート図39(b)のように、各出力はすべてCKの立下りに同期して変化するため、図38のようなハザードは発生しない。ただし、前段のANDゲート出力を用いるこの回路は、ANDゲートの出力遅延が後段に次々と伝搬していくため遅くなる。

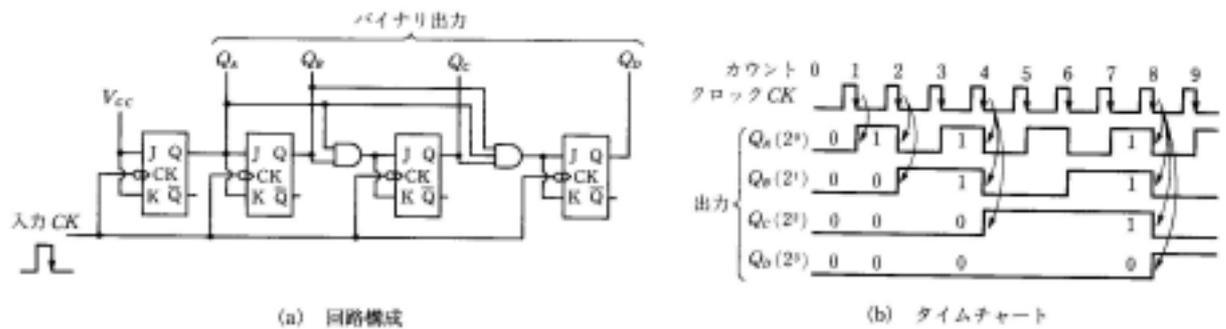


図 39 JK フリップフロップによる 4 ビット同期バイナリカウンタ¹⁾

4.5 LED 用の抵抗値

発光ダイオード (LED) は、わずかな電流により発光するので、表示用や信号用の光源として広く利用されている。

図 40 に LED の電圧 電流特性曲線を示す。LED の光出力は順方向電流 I_F に依存し、一般に順方向電圧 $V_F \approx 2$ [V] で順方向電流 $I_F = 10 \sim 20$ [mA] が流れて発光する。また、正電圧がある値を超えると急激に電流が大きくなり始め、その電圧値はシリコンダイオードの場合 $+0.6 \sim +0.7$ V である。

LED に 20mA 以上の電流を流すと LED は損傷してしまうため、通常は電流制限抵抗を取り付けて、 $I_F = 10$ [mA] 程度が推奨されている。

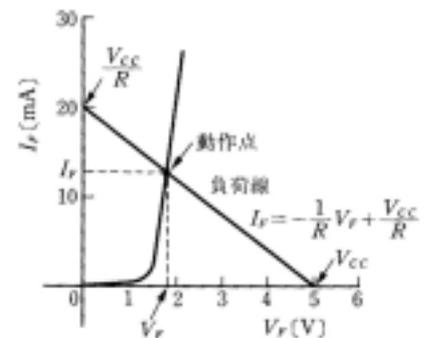


図 40 ダイオード特性¹⁾

図 40 より $I_F = 10$ [mA] の動作点の順方向電圧は $V_F \approx 2$ [V] である。

出力の確認用回路において、抵抗と LED は直列に接続している。電源電圧は 5 V であるので LED に 2 V の電圧をかけるためには、抵抗に 3 V の電圧をかける必要がある。したがって、電流量を 10mA、電圧量を 3 V とする抵抗値は、オームの法則より、

$$R = \frac{E}{I} = \frac{5 - 2}{10 \times 10^{-3}} = 300 \text{ [} \Omega \text{]}$$

である。したがって、電流制限抵抗値 R の推奨値は $R = 300$ [Ω] である。

ただし、計算で求めた抵抗値は 1 つの目安であって、これに近い値であればよい。計算式は非常に単純で理想的なモデルを用いている。素子自体の特性には一つひとつばらつきがあり、IC の L レベル出力電圧も実際には 0V ではないので、概算値に過ぎない。

したがって、今回の実験では 330 Ω を使用した。

5 . 結言

今回の実験において、デジタル回路の基本構成要素である AND, OR, NOT の基本論理ゲートおよび NAND, NOR などの論理ゲートの論理および動作確認を行い、実験目的であった、普段触ることのないデジタル回路に慣れるという項目は達成できた。

また、まだ授業として学習もしていない電子回路を、何の知識がなくとも IC を用いることによりカウンタ回路などのある程度の電子回路は作成可能であるという発見・経験ができ、比較的容易に電気回路は作成可能であると私見ではあるが確認した。

残念ながら、今回の実験は基礎実験であるので何かを発見するような項目は無かったが、レポートを通してデジタル回路の基礎技術を学習できた。

参考文献

- 1) 西堀賢司 著, メカトロニクスのための電子回路基礎, コロナ社 (2003)
- 2) 高橋寛・関根好文・作田幸憲 共著, デジタル回路, コロナ社 (1996)
- 3) 土肥浩, デジタル IC の実用回路入門, オーム社 (2003)
- 4) 江端克彦・久津輪敏郎 著, デジタル回路設計, 共立出版 (1997)